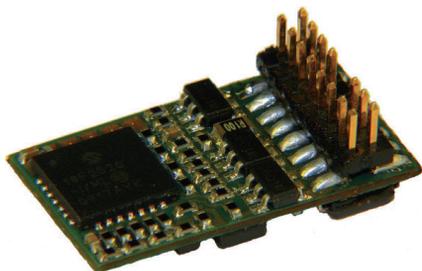


MX630P16 - Controller- und Anschluss-Seite



Anordnung der Anschlüsse nach PluX:

SUSI (Data), Servo 2 FA6	■ ■	SUSI (Clock), Servo 1, FA5
+ Pluspol	■ ■	MASSE
Motor rechts (orange)	■ ■	Licht vorne Lv (weiß)
Motor links (grau)	■ ■	+ Pluspol (blau)
Schiene rechts (rot)	■ □	kein Pin (Codierung)
Schiene links (sw)	■ ■	Licht hinten Lr (gelb)
Funktionsausgang FA1	■ ■	Funktionsausgang FA3
Funktionsausgang FA2	■ ■	Funktionsausgang FA4

Technische Daten

1,0 A Motor-/Gesamtstrom (2,5 A Spitze)
6 Funktionsausgänge + 2 Logikpegel Ausgänge
PluX 16 20 x 11 x 3,5 mm

Die wichtigsten CVs (volle -Beschreibung siehe Betriebsanleitung)			
# 1	1 - 127	3	„Kurze“ Adresse; gilt wenn CV # 29, Bit 5 = 0
# 2	1 - 255	4	Anfahrspannung (niedrigste interne Fahrstufe)
# 3	0 - 255	6	Beschleunigungszeit (sec. von Halt bis volle Fahrt)
# 4	0 - 255	2	Bremszeit (in sec. von voller Fahrt zum Halt)
# 5	0 - 255	252	Maximalgeschwindigkeit (1 entspricht 255)
# 6	32 - 128	85	Mittengeschwindigkeit (int. Fahrstufe halber Regler)
# 7	Read-only	—	SW-Versionsnummer (siehe CV # 65 Subversion)
# 8	Read-only	—	Hersteller ID 145 (= ZIMO), CV # 8 = 8: Reset
# 9	0 - 255	95	EMK-Messlücke (Zehnerstelle) / Abtastrate (Einer)
# 17, 18	128 - 10239		„Lange Adresse, wenn CV # 29, Bit 5 = 1
# 19	0 - 127	0	Adresse für Verbundbetrieb (Consist), wenn > 0
# 28	0 - 3	3	RailCom®: Bit 0 = 1: Broadcast Bit 2: Daten
# 29	0 - 63	14	Grundeinstellungen: Bit 3 = 1: Railcom® aktiv Bereich Default Bit 1 = 0: 14 Fahrstufen / = 1: 28 oder 128 Bit 5 = 0/1: Adresse laut CV # 1 # 17, 18
# 33 - 46	—	—	NMRA Function mapping (# 33/34 F0 35, F1, ...)
# 56	1 - 255	33	PID-Regelung: P-Wert (Zehner-), I-Wert (Einerstelle)
# 57	0 - 255	0	Regelfrequenz: max. Motorspannung in Zehntel-V
# 58	0 - 255	255	Regelungseinfluss: Lastausgleich bei Langsamfahrt
# 60	0 - 255	0	Dimmen Funktionsausgänge (0 entspricht 255 = voll)
# 65	Read only	—	SW-Subversion, ergänzend zu CV # 7
# 112	Einzel-Bits	—	Spezielle ZIMO Konfigurations-Einstellungen
# 114	0 - 255	0	Dimm-Maske (Ausschluss Funktionsausgang, Stirn bis FA5)
# 144	Bits 6,7	—	Bit 6 = 1: Prog-Sperre, Bit 7 = 1: Update-Sperre
# 124	Einzel-Bits	—	Rangiertasten (Halbgeschwindigkeit, Beschleunigung deaktivieren) Bit 7 = 1: Logikpegel-Ausgänge statt SUSI-Pins
# 125 - 132	—	—	Funktions-Effekte (# 125/126 Stirnlampe, 127 FA1, ...)
# 250 - 253	Read only	—	Decoder-ID (Typ + Seriennummer)

Weitere Informationen zum Sounddecoder finden Sie unter:
<http://www.zimo.at/web2010/documents/handbuch.htm>

